corr. EP/119046 com. USIN 09/488,810

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号 特開2001-244268 (P2001-244268A)

(43)公開日 平成13年9月7日(2001.9.7)

(51)Int.Cl. '	識別記号	F I	•	テーマコード (参考)
H01L 21/3205		H01L 21/60	301 P	
21/60	301	21/88	T	
•			R	
		21/92	602 H	
			603 D	
		審査請求	未請求 請求項の数22 〇	L (全9頁)
(21)出願番号	特願2001-11600(P2001-11600)	(71)出願人	596077259	
			ルーセント テクノロジー	ズ インコーポ
(22)出願日	平成13年1月19日(2001.1.19)		レイテッド	
			Lucent Techn	ologies
(31)優先権主張番号	09/488810		Inc.	
(32)優先日	平成12年1月21日(2000.1.21)		アメリカ合衆国 07974 ニ	ユージャージ
(33)優先権主張国	米国 (US)		ー、マレーヒル、マウンテ 600-700	ン アペニュー
			600 Mountain A	venue,
			Murray Hill,	New Je
			rsey 07974-0636U.	S. A.
		(74)代理人	100064447	
			弁理士 岡部 正夫 (外	12名)
				最終頁に続く

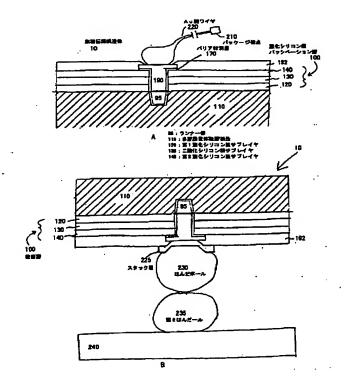
(54) 【発明の名称】 集積回路

(57)【要約】

【課題】 本発明は、集積回路でCu製の相互接続ワイヤリングでもって外部との接続を行う腐食を制御したチップ接続 (Controlled Collapse Chip Connection: C 4) とワイヤボンディングの利用が可能となる構造体および方法を提供する。

【解決手段】(A)電気的接続用の接点領域を有する集、 積回路上の導体セグメントと、(B)ボンドバッドと、

(C)接点領域とポンドパッドとの間に配置された導電性バリア層とを有し、遺体セグメントの成分が接点領域からポンドバッドに移動するのを阻止する。



【特許請求の範囲】

【請求項1】 (A) 電気的接続用の接点領域を有する 集積回路上の導体セグメントと、

- (B) ポンドパッドと、
- (C) 前記接点領域とボンドバッドとの間に配置された 導電性バリア層と、を有し、前記導体セグメントの成分 が接点領域からボンドバッドに移動するのを阻止するこ とを特徴とする集積回路。

【請求項2】 前記導電体セグメントはCuを含有することを特徴とする請求項1記載の集積回路。

【請求項3】 前記ポンドバッドはA1を含有することを特徴とする請求項1記載の集積回路。

【請求項4】 (A) 主成分としてCuを含有し、異なる材料との電気的接続を行う接点領域を有する、集積回路ダイの上に形成された導電体の第1セグメントと、

- (B) 前記接点領域からCu原子が他の導体材料に移動するのを阻止するために、前記接点領域の周囲に形成された導電性バリア層と、
- (C) 前記導電性パリア層が、接点領域とボンドパッド の間に配置されるよう、前記パリア層の周囲に形成され 20 たA1製ポンドパッドと、を有することを特徴とする集 積回路。

【請求項5】 (D) 主成分としてAuを含有し、電気的接続を行うために、導電層に機械的に接続されたボンドワイヤをさらに有することを特徴とする請求項4記載の集積回路。

【請求項6】 前記バリア層は、TaN、TiN、Taからなるグループから選択された、1つあるいは複数の材料を含むことを特徴とする請求項4記載の集積回路。

【請求項7】 前記(B)バリア層は、耐火金属を含有 30 することを特徴とする請求項4記載の集積回路。

【請求項8】 前記(B)バリア層は、耐火金属化合物を含有することを特徴とする請求項4記載の集積回路。

【請求項9】 前記導体の第1セグメントは、食刻構造体内に形成され、

前記食刻構造体は、上部表面と、前記誘電体材料層内から上部表面を通してのびるトレンチ領域を有する第1誘 電体材料を含み、

前記接点領域とバリア層とポンドバッドは、トレンチ領域内に形成されることを特徴とする請求項4記載の集積 40 回路。

【請求項10】 前記導体の第1セグメントは、集積回路構造体上の相互接続レベル内の複数の導電性部材の1つであることを特徴とする請求項4記載の集積回路。

【請求項11】 前記第1セグメントは、前記1つの導 電性部材のランナー部分であることを特徴とする請求項 10記載の集積回路。

【請求項12】 基板と接触するはんだバンプ相互接続 構造をさらに有することを特徴とする請求項4記載の集 積回路。

- 【請求項13】 (A) 電気的接続用の接点領域を有する集積回路上の導体セグメントを形成するステップと、
- (B) 前記第1セグメントと電気的に接続するポンドパッドを形成するステップと、
- (C) 前記接点領域とポンドバッドとの間に配置された 導電性パリア層を形成するステップと、を有し、前記導 体セグメントの成分が接点領域からポンドバッドに移動 するのを阻止することを特徴とする集積回路の製造方 法。
- 10 【請求項14】 外部接点を用意するステップと、 前記外部接点とポンドバッドとの間に導電層を配置する ステップと、をさらに有することを特徴とする請求項1 3記載の方法。

【請求項15】 ダイ上に形成された相互接続構造と、 前記ダイから分離した位置にある外部接点とを有する集 積回路デバイスを製造する方法において、

- (A) 前記ダイ上に、前記相互接続構造の一部と電気的に接続する、銅を含有する導電体の第1セグメントを形成するステップと、
- (B) 銅が前記第1セグメントから移動するのを阻止するために、前記第1セグメントの少なくとも一部に周囲の導電性パリア層を形成するステップと、
- (C) 前記導電性バリア層と電気的に接続するA1を含有する接点層を形成するステップと、
- (D) 前記接点層と外部接点との間に、電気的接続を行うために、Auを含有する導電層を配置するステップと、を有することを特徴とする集積回路の製造方法。

【請求項16】 集積回路ダイ内の銅を含有する相互接 続構造と外部接点との間に接続を有する集積回路デバイ スの製造方法において、

- (A)前記相互接続構造と電気的接触を行うよう導電バリア層を形成するステップと、
- (B) 前記導電性バリア層と電気的に接触するA1を含有する接点層を形成するステップと、
- (C)前記接点層と外部電極との間の電気的接続を行うために導電材料を配置するステップと、を有することを 特徴とする集積回路デバイスの製造方法。

【請求項17】 前記接点層はポンドバッドであり、導電性材料はポンドワイヤであることを特徴とする請求項16記載の方法。

【請求項18】 前記導電性材料は、1つあるいは複数のはんだボールから形成されることを特徴とする請求項16記載の方法。

【請求項19】 前記導電性材料は、主にAuを含有することを特徴とする請求項16記載の方法。

【請求項20】 前記導電性バリア層と接触する相互接 続構造の一部は、電気メッキされた銅を含むことを特徴 とする請求項16記載の方法。

【請求項21】 集積回路構造体内の銅を含有する相互 50 接続構造と外部接点との間に接続を有する集積回路デバ イスの製造方法において、

- (A) 第1上部レベルの上に形成された第1窒化シリコ ン層と、前記第1窒化シリコン層の上に形成された第1 に酸化シリコン層と、前記第1二酸化シリコン層の上に 形成された第2窒化シリコン層と、前記第2窒化シリコ ン層の上に形成された第2二酸化シリコン層と、を有す る誘電体積層構造上に二重食刻構造体を形成するステッ プと、
- (B) 前記第2二酸化シリコン層から第1窒化シリコン 層にかけて、第1貫通孔をエッチングするステップと、
- (C) 前記第2二酸化シリコン層から、そして第1に酸 化シリコン層の方に向けてのびるトレンチ領域をエッチ ングするステップと、
- (D) 前記第1上部レベルの一部を露出するために、貫 **通孔内にのびる第1窒化シリコン層の一部を除去するス** テップと、
- (E) 前記第2二酸化シリコン層の上部表面に沿って、 トレンチ領域の下部領域を規定するために、第2窒化シ リコン層の一部を除去するステップと、
- (F) 前記貫通孔の一部とトレンチ領域の上に、導電性 20 バリア材料層を形成するステップと、
- (G) 前記貫通孔内に Cuを含有する導電層を形成する ステップと、
- (H) 前記導電層の上とトレンチ領域の一部の上に、第 2 導電性バリア材料層を形成するステップと、
- (I) 前記第2導電性バリア材料層の上にA1層を形成 するステップと、
- (J) A1ボンドパッドを規定するために、前記第2二 酸化シリコン層の上にのびるA1層の一部を除去するス テップと、を有することを特徴とする半導体デバイスの 30 製造方法。

(K) Auを含有するポンドワイヤ 【請求項22】 で、前記Alポンドパッドを外部接点に接続するステッ プをさらに有することを特徴とする請求項21記載の方 法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は集積回路に関し、特 に、集積回路上の銅製の相互接続構造体を外部の導電性 接点に接合する技術に関する。

[0002]

【従来の技術】マルチレベルの相互接続構造の密度が高 くなり複雑さが増すと、相互接続構造の性能の要件は、 集積化に向かう際の最も過酷なものである。相互接続回 路上で伝搬する信号の速度は、ラインの抵抗と容量に逆 比例する。かくして特徴物のサイズとスペースが小さく なるにつれて集積回路の速度は、切替デバイスの特性に は依存せずに、相互接続構造の電気的特性により依存す るようになる。従来Al合金が、集積回路の金属化構造 を形成する際に、幅広く受け入れらてはいるが、抵抗率 50 セグメントが形成され、ポンディングパッドがこの第1

の低い(2ミクロンオームcm以下)Cuのような材料 を開発する必要性が高まっている。

【0003】低抵抗材料、例えば銅は電流密度を増加さ せ、RC時間遅延を低減する利点はあるが、プロセスの 集積化の問題および製造コストの増加が、相互接続構造 用のこれらの材料の使用を妨げている。例えばCuはシ リコンと従来の誘電体材料の両方で急速に拡散し、これ がトランジスタのしきい値電圧のシフトと接合リークに つながる。Cu製のラインは、A1製のラインほど容易 10 にはパターン化することができず、低抵抗の相互接続構 造を形成するためには、複合食刻プロセスおよび二重食 刻プロセスの使用が必要となる。Cuは簡単に腐食し、 そしてその酸化物は自己不動態化するものではない。従 来、酸化物層は厚さが数nmであったために、信頼でき る金属結合を形成するために酸化物を除去することは困 難である。これに対しアルミ酸化物層は、自己不動態化 して相互接続ラインを形成する際には0.2nm以下の 厚さである。さらに複雑になるにつれて、Cuは、他の 相互接続金属、例えばAlとは、上手く集積化(一体 化) することができない。すなわちA1-Cuインタフ ェースにおける相互拡散は、化合物を形成し、これによ り異なる金属間での安定した機械的結合が不可能とな る。

[0004]

【発明が解決しようとする課題】上記の問題点を解決す るために、様々な解決法が提案され、そして実行されて はいるが、それらはコストが高くなり、すでに大型の設 備投資をしてしまっている産業界において、それら以外 のことにおいては適合可能な装置を置き換える必要があ る。具体的に説明するとCuの特性では、Cu製の金属 化層とパッケージあるいは基板の接点との間に低抵抗の 接続を提供するために、従来のワイヤボンディング技術 をさらに開発することが困難となる。従来の接合技術の 単純さ、および経済性を維持しながらCuの難しい特性 を受け入れることのできるパッケージ相互接続構造を製 造することが望まれている。

[0005]

40

【課題を解決するための手段】本発明は、集積回路でC u製の相互接続ワイヤリングでもって外部との接続を行 う腐食を制御したチップ接続(Controlled Collapse Ch ip Connection: C4) とワイヤボンディングの利用が 可能となる構造体および方法を提供する。本発明によれ ば、集積回路は、集積回路上の導体のセグメントとポン ディングパッドとを有する。導体のセグメントは、電気 接続用の接点領域を有する。導電性パリア層が接点領域 とポンディングバッドとの間に配置され、接点領域から ボンディングパッドへの導体セグメントの構成成分がマ イグレーション (移行) するのを阻止する。集積回路デ バイスを製造する本発明の方法によれば、導電体の第1

30

セグメントと電気的接続を行うように形成される。導電 性パリア層が第1セグメントとポンディングパッドとの 間に配置されて、第1セグメントからポンディングバッ ドに導電性材料が移動するのを阻止する。

【0006】本発明の一実施例によれば、集積回路を構 成する構造体は、主にCuを含む導電体の第1セグメン トを有する。この導電体のセグメントは、集積回路構造 体上に形成され、電気的接続を行う接点領域を有する。 導電性バリア層が、接点領域の周辺に形成され、接点領 域から他の導電性材料にCu原子が移行するのを阻止す る。導電性接点層が接点領域と接点層の間にバリア層が 配置されるように、バリア層の周辺に形成される。この 構造体においては主にA1を含むポンディングワイヤ は、バリア層を介してポンディングパッドに電気的接続 を行うために導電層に機械的に接続される。本発明の一 実施例によれば、導電性接点層は、Alボンディングバ ッドであり、バリア層は耐火金属、あるいは耐火金属の 化合物である。

【0007】本発明の一実施例によれば、集積回路内の 銅を含有する相互接続構造と外部接点との間の接続を形 20 成するプロセスが得られる。本発明の方法は、相互接続 構造と電気的接続をするように導電性バリア層を形成す るステップと、このバリア層と電気的接続を形成するよ うに導電性接点層を形成するステップとを含む。本発明 の一実施例においては、導電性接点層はA1を主として 含有する。A1を主として含有する導電性材料が、導電 性接点層と外部接点との間の電気的接続を行うために配 置される。

[0008]

【発明の実施の形態】本発明は、4層以上の相互接続構 造を有する。例えば相互接続構造を有する複合半導体構 造体、例えばマイクロプロセッサ、デジタル信号プロセ ッサ、いわゆるチップ上のシステムに特に有効である。 このようなデバイスは、ULSIプロセスで製造する場 合には、0.2μm以下の寸法を有し、Cuの金属化系 で得られる、抵抗率が低いことを必要とするような電気 的性能および回路密度を有する。

【0009】図1には、最終製造段階における、部分的 に完成した集積回路構造体10の断面図を示す。 Cu製 の相互接続の複数の上部レベルが、例えばその上にトラ 40 ンジスタスイッチデバイスを有する半導体基板 (図示せ ず)の上に形成される。相互接続レベルの一部、あるい はすべては、食刻製造プロセス、あるいはCu製の二重 食刻製造プロセスでもって形成される。Cu製のライン は、電気メッキにより形成してもよい。具体的に説明す ると、相互接続レベル40、50、60、70はそれぞ れ誘電体材料堆積層75内に形成される。図1は、その 各レベルが相互接続の相互接続レベル50、60、70 が走る方向に平行した面に沿って示し、その各レベルの

レベル40が走る方向と直交している。各レベルの相互 接続構造は、複数の導電性部材、すなわちランナー部分 を有する。個々の二重食刻によるCu相互接続部材80 は、相互接続レベル70の一部であり、本発明の第1実 施例を示す。相互接続構造のこのレベル、あるいは他の 食刻レベルはそれぞれ、以下に述べるような公知のステ ップにより形成される。

【0010】食刻あるいは二重食刻による金属間誘電体 層が、前に形成された相互接続のレベル上に形成され る。この誘電体層は、多層構造で、例えば窒化シリコン 製のエッチストップを有し、化学機械研磨 (CMP) で 平面化される。Cuラインの所望の構成は、誘電体材料 内でパターン化されエッチングされて、その中にトレン チ状の開口を形成する。導電性バリア材料 (図1に図示 せず)、例えばTa、Tan、TiNは、開口の表面に 沿って堆積され、開口内に堆積されたCuのマイグレー ション(移動)を阻止する。バリア層の堆積は、CVD またはPVDで行われる。Cuの堆積は、バリア材料の 上にシード層を堆積し、その後Cuを電気的に堆積して (銅表面から) 開口を充填する。二重食刻構造、例えば 相互接続レベル70に対して堆積は2段階のプロセスで 行われ、まず開口部分90がある誘電体堆積層の最初の 開口内に形成され、ランナー部95が誘電体材料の第2 の堆積の周囲に形成される。アニールによりマイクロ構 造を安定化させて、第2の再結晶の影響を除去する。余 分なCu材料とバリア材料が表面を平面化するために、 CMPにより除去される。このシーケンスは、相互接続 の最終Cu層が不動態化処理されるまで、各相互接続の レベルに対し繰り返し行われ、そしてパッケージ用およ び組立用に構造体が準備される。

【0011】本発明によれば、上部の相互接続のレベル 70を不動態化処理するために、ワイヤボンディングを 相互接続レベル70のCu相互接続部材80とパッケー ジ接点との間の電気的接続を行うためのA1製ポンドバ ッドを提供するような、その後のプロセスシーケンスに より行われる。次に図2-4を参照するとこれらの図 は、図1に沿った面に直交する面に沿って取った集積回 路構造体10の断面図である。図2は、集積回路構造体 10の相互接続レベル70内に、Cu相互接続部材80 のランナー部95を示している。表面層100は、ラン ナー部95を包囲しており、例えばTaN製のパリア材 料層105が、ランナー部95の隣に示されている。

【0012】図2において多層誘電体積層構造110が 最初に表面層100の上に形成され、この表面層100 はCu相互接続部材80のランナー部95を覆ってい る。多層誘電体積層構造110は、表面層100の上に 堆積された第1窒化シリコン製サブレイヤ120と、こ の第1窒化シリコン製サブレイヤ120の上に堆積され た二酸化シリコン製サブレイヤ130と、この二酸化シ 断面が見えるようにしながら、その平行な面は相互接続 50 リコン製サブレイヤ130の上に堆積された第2窒化シ

30

リコン製サブレイヤ140とを有する。第2窒化シリコ ン製サブレイヤ140は露出表面145を有する。この 多層誘電体積層構造110はパターン化され、エッチン グされて貫通孔150を形成し、ランナー部95を露出 させる。多層誘電体積層構造110の材料はCVDによ り堆積される。

【0013】次にバリア材料層170が貫通孔150に 沿って堆積され、その後A1製接点層175がPVDに より堆積されて、貫通孔150を充填する。堆積された くは20-30nmである。バリア材料層170の材料 としては、他の耐火金属あるいは化合物がCuとA1の 移動を阻止するのに適した材料であるが、Ta、Ta N、MoN、TiNである。Taがバリア材料層170 に対し選択された場合には、TaはAlと接触して反応 して、TaAl,が形成し、これが導電性の金属結合を 提供する。その下の未反応Taが、金属の移動を阻止す るために必要とされる導電性バリア層を提供する。

【0014】この構造体をパターン化しエッチングし て、第2窒化シリコン製サブレイヤ140の上部表面に 20 沿ってバリア材料とA1を除去することにより、ポンド パッドを形成する。パターン化により第2窒化シリコン 製サブレイヤ140の上にバリア材料層170とA1製 接点層175の一部を残す。その結果得られたA1製ポ ンドパッド190を図3に示す。別の方法として、バリ ア材料層170のバリア材料とA1は、第2室化シリコ ン製サブレイヤ140の露出表面145からCMPによ り除去して、A1製ポンドパッド190と第2窒化シリ コン製サブレイヤ140の露出表面を同一面にするよう にしてもよい。

【0015】A1製ポンドパッド190が存在する状態 で、窒化シリコン製パッシベーション192を堆積しパ ターン化しエッチングして、ポンドパッドの表面195 を露出させ、集積回路構造体10に対し外部にある電気 接点との接続を行うために、ボンドワイヤ、あるいはは んだバンプと金属的に接触させる。図4Aに示すように このような接続は、ランナー部95とパッケージ接点2 10との間で、従来のAu製ワイヤ220を介して行わ れる。Au製ワイヤ220はA1製ポンドパッド190 に接続される。熱圧接接合、熱振動接合、超音波接合技 40 術が適用可能である。

【0016】図4Bは図3の構造体を反転して、はんだ パンプの相互接続を行う状態を示したものである(フリ ップチップあるいは腐食制御チップ接続と称する)。窒 化シリコン製のパッシベーション層が堆積され、パター ン化され、エッチングされて、金属接点用のポンドバッ ドの表面195を露出させる。

【0017】スタック層225 (例、Cu-Sn/Cu Cr/Cr) の順の積層体がA1製ポンドパッド190 れる。はんだボール230がスタック層225の上に堆 積され、それに対応する第2はんだボール235と接触 する。第2はんだボール235は基板245の接点領域 240の上に形成される。

【0018】図4Bの部分断面図は、接点領域240の ほんの一部のみを含むが、基板は第2はんだボール23 5のアレイを含んでいる。各第2はんだボール235 は、集積回路構造体10の上に形成されたはんだポール 230と接触するように、接点領域240の上に配置さ バリア材料層170は、厚さが10-50nmで好まし 10 れている。図には示されていないが、薄膜のガラス製ス トップオフ構造体が、はんだが流れるのを阻止するため にスタック層225の周囲に形成される。

> 【0019】本発明の他の実施例によれば、Au製ワイ ヤをA1ボンドパッドに接合する構造体は二重食刻構造 体の中にさらに集積される。図5-8は、図1の集積回 路構造体10をもとに、二重食刻構造体内のランナーレ ベルとワイヤボンディングを行うための、A1ボンドバ ッドの形成を示す。図5-8は、相互接続レベル70内 のCu相互接続部材80のランナー部95の部分断面図 を示す。この実施例の図面は、図1が切断された面に直 交する面に沿って取られたものである。図2-4の実施 例で説明したように、レベル間の誘電体材料の表面層1 00は、ランナー部95を包囲し、バリア材料層105 はランナー部95に隣接する。

【0020】まず図5において、別の二重食刻構造体が Cu相互接続部材80のランナー部95の上に形成され る。誘電体層255が表面層100の上に堆積され、そ の後第1貫通孔260が形成される。図6に示すよう に、例えばTaN製のバリア材料層265が第1貫通孔 260内に形成され、その後この第1貫通孔260は電 気メッキされたcopper で充填され、前述したように研 磨してCu製接点領域270を形成する。次に別の誘電 体層275が堆積され、エッチングされて、Cu製接点 領域270の上に第2の貫通孔280を形成する。図6 においてその後、例えばTaN製の導電性バリア材料層 290が貫通孔280に沿って堆積されて、その後A1 接点層が堆積されて、これで開口を充填する。図3の実 施例で示したように、堆積したバリア層の厚さは10-50nmであり、好ましい厚さは20-30nmであ る。Cu製接点領域270用のバリア材料は、Ta、T aN、MoN、TiNであるが、他の耐火金属および化 合物もそれに用いることができる。

【0021】露出した表面はその後CMPで研磨され、 A1製接点層とパリア材料の一部を誘電体層275の上 部表面に沿って除去する。かくしてA1製ポンドパッド 300が、貫通孔280内に形成される。その結果得ら れた構造体を図7に示す。次に図8において、Cu製接 点領域270とパッケージ接点310との間の接続が、 A1製ワイヤ320をA1製ポンドパッド300に熱圧 の上に堆積され、その後パターン化され、エッチングさ 50 接ボンディングすることにより行われる。A1製ワイヤ

ここに示されたA1製ポンドパッド570は、貫通孔4 90(図9)内にのびるが、必ずしもその必要はない。 Cu製接点530と第2導電性パリア材料層540は、 貫通孔全体を充填するかあるいはトレンチ領域500内

にのびてもよい。これらの材料は本発明の単なる一実施 例である。

【0025】窒化シリコン、あるいは二酸化シリコンの ような誘電体材料は、それらの単独、あるいはそれらを 組み合わせた形で、集積回路の層内あるいはその一部に 個々に適用できる。本明細書で使用されたバリア材料等 は、金属CuまたはAlが集積回路構造体の他の部分に 移動するのを阻止するように、CuまたはA1と共に使 用される材料である。バリア材料は、導電性あるいは絶 縁性のいずれかであるが、適宜の導電性バリア材料はこ れに限定されるわけではないが、Ta、TaN、Ti N、MoNである。

【0026】本明細書は食刻構造の実施例を例に説明し たが、本発明はこれらに限定されるものではない。本明 細書で示したCuは、相互接続構造の主要成分である が、他の相互接続材料も使用しうる。例えばA1、ある いは元素金属、元素合金、導電性化合物等も使用でき る。本明細書は、シリコン製構造体を例に説明したが、 本発明は例えば、Si-Ge、GaAs、InGaAs のような化合物、半導体材料にも適用できる。

【図面の簡単な説明】

【図1】本発明を適用するのに適した部分的に形成され た食刻集積回路構造体の断面図。

【図2】本発明により製造された第1段階における集積 回路構造体の断面図。

【図3】本発明により製造された第2段階における集積 回路構造体の断面図。

【図4】本発明により製造された第3段階における集積 回路構造体の断面図。

【図5】本発明を二重食刻構造体に適用した、第1ステ ップにおける部分断面図。

【図6】本発明を二重食刻構造体に適用した、第2ステ ップにおける部分断面図。

【図7】本発明を二重食刻構造体に適用した、第3ステ ップにおける部分断面図。

【図8】本発明を二重食刻構造体に適用した、第4ステ ップにおける部分断面図。

【図9】本発明を二重食刻構造に適用した、他の実施例 の第1ステップにおける部分断面図。

【図10】本発明を二重食刻構造に適用した、他の実施 例の第2ステップにおける部分断面図。

【図11】本発明を二重食刻構造に適用した、他の実施 例の第3ステップにおける部分断面図。

【符号の説明】

10 集積回路構造体

320はまた、バッケージ接点310にも接続される。 【0022】本発明の第2実施例を図9-11に示す。 回路構造体400は、その上に第1室化シリコンパリア 層420を具備するCu製金属化レベル410の上に形 成された二重食刻構造405と、第1窒化シリコンバリ ア層420の上に堆積された二酸化シリコン層430 と、二酸化シリコン層 4 3 0 の上に形成された第 2 窒化 シリコンパリア層440とを有する。次に別の二酸化シ リコン層470が第2窒化シリコンバリア層440の上 に堆積され、その後選択的に第3窒化シリコンバリア層 10 480が堆積される。これらの材料は、単なる一実施例 である。

【0023】フォトレジストが第3窒化シリコンバリア 層480の上に堆積され、パターン化されて、貫通孔4 90をエッチングする。貫通孔490は第3窒化シリコ ンパリア層480から二酸化シリコン層470、第2窒 化シリコンバリア層440、二酸化シリコン層430を 介して第1窒化シリコンバリア層420にのびる。フォ トレジストを除去して、別のレベルのフォトレジストを 第3窒化シリコンバリア層480の上に塗布して、トレ 20 ンチ領域500をパターン化する。このトレンチ領域5 00は、第3窒化シリコンバリア層480から二酸化シ リコン層470を介してエッチングされる。トレンチ領 域500が貫通孔490の上に形成され、これは貫通孔 490と対称して整合している。貫通孔490内の第1 窒化シリコンバリア層 4 2 0 の一部と、トレンチ領域 5 00内の第3窒化シリコンバリア層480の一部がエッ チングで除去される。その結果得られた構造体を図9に 示す。前記のステップは本発明の一実施例である。

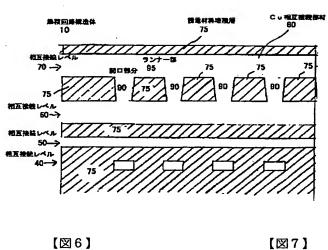
【0024】例えばTa、あるいはTaNのような導電 30 性パリア材料層510が、貫通孔490とトレンチ領域 500に沿って堆積される。Cu製シード層520が貫 通孔490内とトレンチ領域500内に堆積され、その 後Cuを電気的に堆積することにより、貫通孔490の 一部あるいはすべてを充填してCu製接点530を形成 する。例えばTaNのような第2導電性バリア材料層5 40をトレンチ領域500の中に、そしてCu製接点5 30の上に堆積する。 A1層560がパリア金属の上に 堆積され、リフローされる。図10においてその後、A 1層560の一部とトレンチ領域500の周囲の他の金 40 属層がCMPにより除去され、露出表面580を有する A1製ポンドパッド570を形成する。この時点で第3 窒化シリコンバリア層480が露出する。別の窒化シリ コン層600が回路構造体400の上に堆積され、パタ ーン化され、エッチングされて、Al製ポンドパッド5 70の露出表面580を露出させ、ワイヤポンド、ある いははんだバンプと金属的に接合する。図11は、Cu 製接点530からA1製ポンドパッド570を介してパ ッケージ接点620に熱圧接によるA1製ポンドパッド 570へのAu製ワイヤ630を介しての接続を示す。 50 40、50、60、70 相互接続レベル

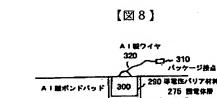
12

						- -
7	5	Ē	誘電材料堆積層		270	Cu製接点領域
8	0		Cu相互接続部材		275	誘電体層
9	0	Ē	開口部分		280	貫通孔
9	5	•	ランナー部		290	導電性パリア材料層
1	0	0	表面層		300	Al製ポンドパッド
1	0	5	バリア材料層		3 1 0	パッケージ接点
1	1	0	多層誘電体積層構造		3 2 0	Al製ワイヤ
1	2	0	第1窒化シリコン製サブレイヤ		400	回路構造体
1	3	0	二酸化シリコン製サブレイヤ		405	二重食刻構造
1	4	0	第2室化シリコン製サブレイヤ	10	410	Cu製金属化レベル
1	4	5	露出表面		420	第1窒化シリコンバリア層
1	5	0	貫通孔		430	二酸化シリコン層
1	7	0	バリア材料層		4 4 0	第2窒化シリコンバリア層
1	7	5	Al製接点層		470	二酸化シリコン層
1	9	0	Al製ポンドパッド		480	第3窒化シリコンバリア層
1	9	2	窒化シリコン製パッシベーション層		490	貫通孔
1	9	5	表面		500	トレンチ領域
2	1	0	パッケージ接点		5 1 0	導電性バリア材料層
2	2	0	Au製ワイヤ		5 2 0	Cu製シード層
2	2	5	スタック層	20	5 3 0	Cu製接点
2	3	0	はんだボール		5 4 0	第2導電性バリア材料層
2	3	5	第2はんだボール		560	Al層
2	4	0	接点領域		570	A1製ポンドバッド
2	4	5	基板		580	露出表面
2	5	5	誘電体層		600	窒化シリコン層
2	6	0	第1貫通孔		6 2 0	バッケージ接点
2	6	5	バリア材料層		630	Au製ワイヤ

【図1】

11

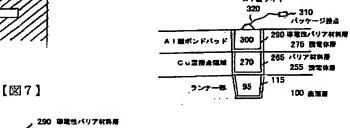




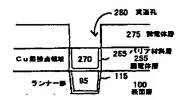
105 パリア材料機

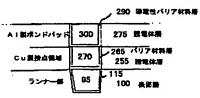
【図5】

ランナー郎

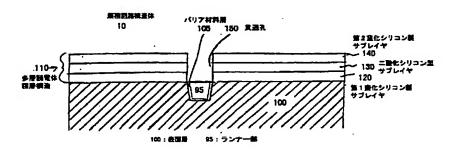


100 表因素



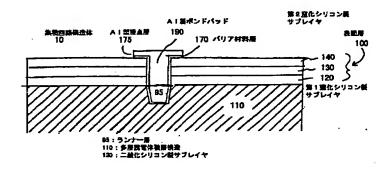


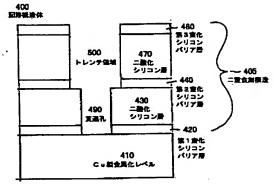
【図2】



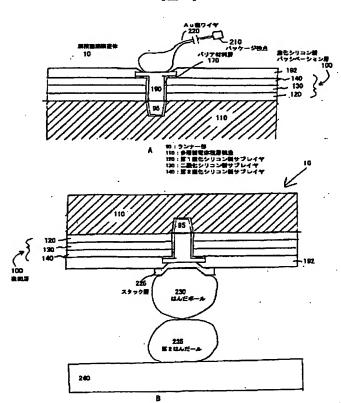
【図3】

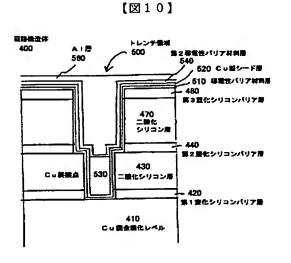
【図9】



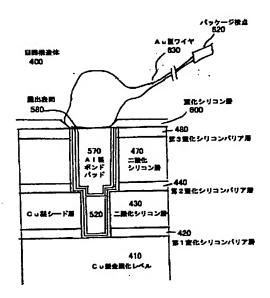


【図4】





【図11】



フロントページの続き

(72)発明者 サイレシ チッティペッディ アメリカ合衆国、18104 ペンシルベニア 、アレンタウン、レネーブ トレイル 308

(72)発明者 サイレシ マンシン マーチャント アメリカ合衆国、32835 フロリダ、オー ランド、バインランド オーク ブルバー ド 8214

(72)発明者 プラディップ クマー ロイ アメリカ合衆国、32819 フロリダ、オー ランド、ヒドゥン アイビー コート 77 06